

業務用無線用RFLSIの開発

Development of RFLSI for Public safety radio.

林 宏 司 池 田 直 弥 太 田 和 宏
Koji Hayashi Naoya Ikeda Kazuhiro Ota

川 岸 達 也 東 直 矢 武 藤 龍
Tatsuya Kawagishi Naoya Azuma Ryu Muto

要 旨

当社は、多品種の業務用無線機を開発している。機器の小型化、開発効率向上のため、RF部とベースバンド部を1つのLSIにまとめ、PLL用基準発振器、電源とともにプリント基板に実装したモジュール⁽¹⁾を利用している。

業務用無線機に必要な低位相雑音特性を実現するため、局部発振器用VCOは使用周波数帯ごとに異なるものを実装している。今後の業務用無線機マルチバンド化に対応し、かつ更なる小型化、低価格化を実現するため、機器の周波数帯を全てカバーする広帯域なVCOを内蔵するRFLSIを試作した。VCOをLSI内に実装した場合、1つのVCOで機器の周波数帯全てをカバーする広帯域化、VCO用コイルのQの改善、及びPLL各ブロックの低位相雑音化が課題として挙げられるが、それぞれの課題について独自開発し、必要な低位相雑音特性が実現できることを確認した。

Abstract

JRC has been developing various types of public safety radio equipment. To reduce the size of equipment and improve development efficiency, a module combining the reference oscillator for PLL and the power supply together with the LSI integrating the RF part and the baseband part into one chip is used. In order to realize the low phase noise characteristic required for public safety radio equipment, the VCO for the local oscillator on the printed circuit board of the equipment mounts a different VCO for each use frequency band. In the future, for further miniaturization and cost reduction in response to the multiband design of public safety radio equipment, an RFLSI incorporating a broadband VCO which covers all the frequency bands of the equipment has been manufactured for trial. When the VCO is mounted in the LSI, broadband which covers all the frequency bands of the equipment with one VCO, improvement of Q of VCO coil and phase noise reduction of each block of the PLL are the problem to be solved. However, JRC has independently developed each subject and confirmed that it can realize the necessary low phase noise characteristics.

1. まえがき

近年、海外の業務用無線機は、マルチバンド対応が進んでいる。北米の公共安全システムがVHF帯に加え700MHz帯の拡張を開始したことを機に、各社マルチバンド無線機を製品化している。市場でも、マルチバンド業務用無線機の要求が高まっており、当社も小型、低価格を実現するためのRFLSIを試作した。

従来のRFLSIモジュールでは、業務用無線機に必要な低位相雑音特性を実現するため、VCOは誘電体共振器を用いた外付けのVCOモジュールを実装していた。マルチバンド対応とする場合、VCOを複数実装する必要があり、機器が大きくなるため小型、低価格化の実現が難しかった。

そこで、当社では業務用無線機マルチバンド対応の課題である、VCOの周波数広帯域化とPLLシンセサイザ帯域内の位相雑音の低減に着目し、VCOと分周器を組み合わせた広帯域化技術、VCOに使用するコイルのQを改善する技術、及びPLL回路各ブロックの低位相雑音設計技術に取り組み⁽²⁾、LSIを設計、試作し測定した。

本稿では、それぞれの課題に対する成果を紹介する。

2. マルチバンド対応RFLSI概要

マルチバンド対応RFLSIは、主に無線通信に必要な送信部、受信部、PLLシンセサイザ部で構成されており、無線機の核となる部分を凝縮したLSIである。

図1にRFLSIの外観、図2に従来のRFLSIモジュールとRFLSI外観の比較、図3にRFLSIのブロック図、表1にRFLSI仕様をそれぞれ示す。

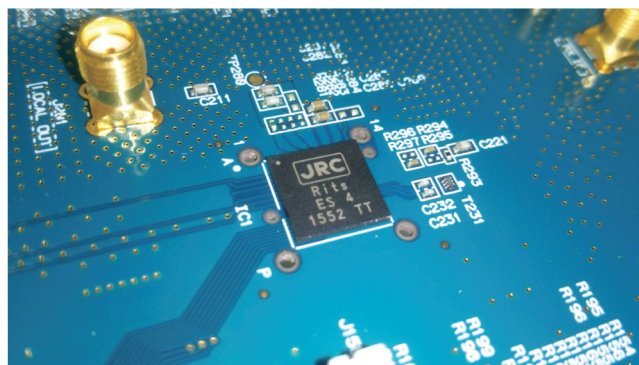


図1 RFLSIの外観

Fig.1 Outside view of RFLSI CHIP

図2左側のRFLSIモジュールサイズは、25(W)mm×25(D)mm×3(H)mmに対し、試作したLSIは、10(W)mm×10(D)mm×1.26(H)mmであり、面積比で6分の1の大きさである。RFLSIモジュールでは、モジュールの外部に使用周波数帯ごとのVCOが実装されるため、広帯域VCOが内蔵されたことで、外付け局部発振器用VCOは不要になり、小型、低価格に貢献できる。

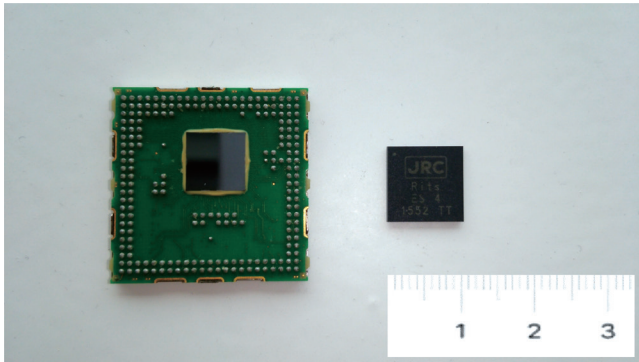


図2 RFLSIモジュールとRFLSI比較

Fig.2 Comparative size of RFLSI module and RFLSI

図3に示すように、試作したRFLSIは広帯域VCOを内蔵している。従来のRFLSIモジュール同様に、無線部制御に必要な送・受信信号処理部、PLLシンセサイザ部、GPO、ADC、DACは、内蔵されている。

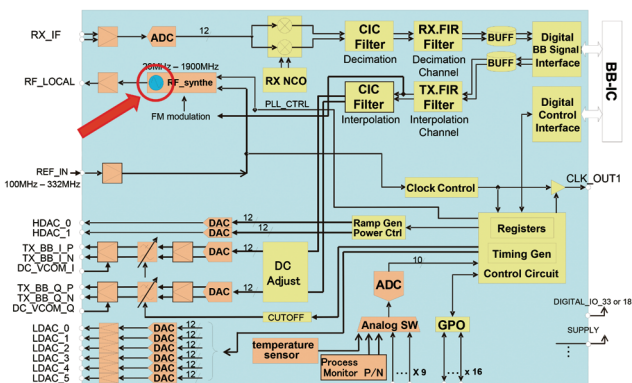


図3 RFLSIブロック図

Fig.3 Block Diagram of RFLSI

表1 RFLSI仕様

Table 1 Specification of RFLSI

項目	仕様
出力周波数	29 ~ 1900 MHz
出力電力	0dBm ± 3dB
IQ出力用DAC	12Bit100Msps
IF入力周波数	20 ~ 300 MHz
IF受信用ADC	12bit100Msps
動作温度範囲	-40~+105℃
位相雑音	-136dBc/Hz@offset30kHz -140dBc/Hz@offset100kHz

3. VCOの広帯域化技術

VCOと分周器を組み合わせた広帯域化技術とは、高い周波数で発振するVCOの出力を分周することでVCOのカバー周波数範囲を拡大する技術である。例えば、1GHz~2GHzで発振するVCOがある場合、出力を2分周することで500MHz~1GHzの出力を、4分周すれば、250MHz~500MHzが出力でき、分周数を切替えることで、250MHz~2GHzの出力範囲に拡大できる。

また、この技術はVCOを動作させる周波数が高い程、発振周波数範囲を狭くできるため、分周数、VCOの発振周波数範囲の最適化をおこない、1つのVCOで業務用無線機に使用される29MHz~1900MHzの帯域を出力できることを確認した。

4. コイルのQ 最適設計技術

VCOをLSI内に実装した場合、使用できる配線が細く配線抵抗が大きくなるため、実現できるVCO用コイルのQに制約がでる。

当社は、コイルに使用する配線層の数や配線幅、形状について電磁界解析ツールを用いシミュレーションを行い⁽³⁾、VCOの位相雑音を必要なレベルまで下げるためのコイルのQ 27.5を超えるコイルを設計した。コイルQの周波数特性を図4に示す。

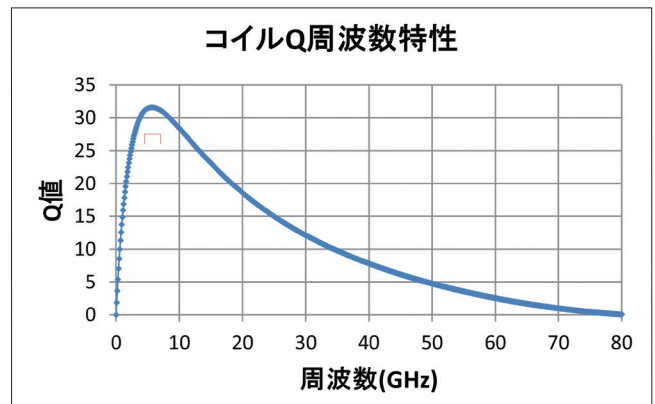


図4 コイルのQグラフ

Fig.4 Q-value frequency characteristics

5. PLL回路低位相雑音設計技術

PLLシンセサイザの出力は、VCOの位相雑音をPLLループの利得で抑圧した出力である。ループの利得が無くなる周波数をPLL応答周波数と言い、PLL応答周波数を1MHz程度まで高くすることで、帯域内雑音を抑圧することができる。

しかし、この技術を業務用無線機に使用する場合、PLLシンセサイザを構成する回路は、それぞれの1/fノイズが課題となる。

1/fノイズは信号出力の近傍に付加される雑音で、PLLループ利得が高くても回路素子から発生する雑音レベル以下には抑圧できなくなる。一般的に、使用するトランジスタの

サイズを小さくすることでより高い周波数で動作するようになるが、一方で使用するトランジスタの $1/f$ ノイズは高くなる。動作周波数と $1/f$ ノイズがトレードオフの関係を示すため、VCO出力に使用する出力分周器、PLLループ内に使用する帰還分周器は、高速で動作し、 $1/f$ ノイズを低く抑えることが課題となる。

この課題に対して、高速動作が可能で、かつ低位相雑音特性を確保するために、回路構成だけでなくレイアウトの工夫により解決した。

6. 測定結果

一般的にPLLシンセサイザの性能指標(FOM)は、位相雑音またはジッター値を消費電力で規格化し示されるためRFLSIの位相雑音測定結果と算出したFOM⁽⁴⁾を示す。

6.1. 位相雑音測定結果

試作したRFLSIを、表2に示す測定条件で測定した結果を、図5、及び表3にそれぞれ示す。

表2 測定条件

Table 2 Measurement condition

項目	仕様
出力周波数	UHF帯域 (424MHz)
帰還分周器設定	整数分周
基準周波数	303MHz
温度条件	25℃
印可電圧	定格電圧入力

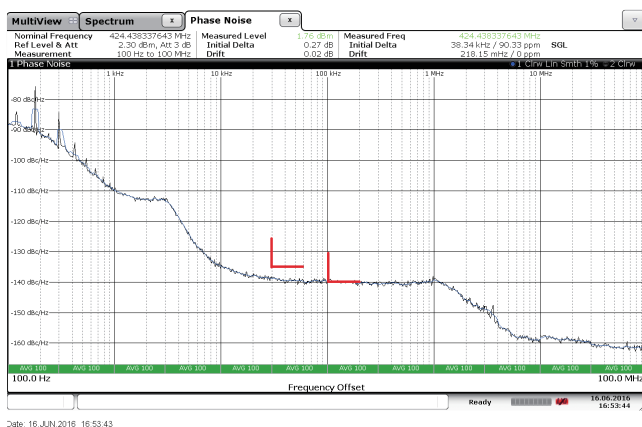


図5 位相雑音測定結果グラフ

Fig.5 Overall PLL output phase noise

表3 位相雑音測定値

Table 3 Phase noise measurement value

項目	仕様
位相雑音	-138.5dBc/Hz@offset30kHz
	-140.0dBc/Hz@offset100kHz

図5に示すように、整数分周動作において、UHF帯域における仕様を実現できることを確認した。

6.2 FOM評価結果

<算出条件>

ジッター算出離調周波数範囲: 10kHz~10MHz

6.1節で測定した位相雑音測定結果よりジッター算出

<算出結果>

FOM (10kHz~10MHz): -234.1dBc/Hz

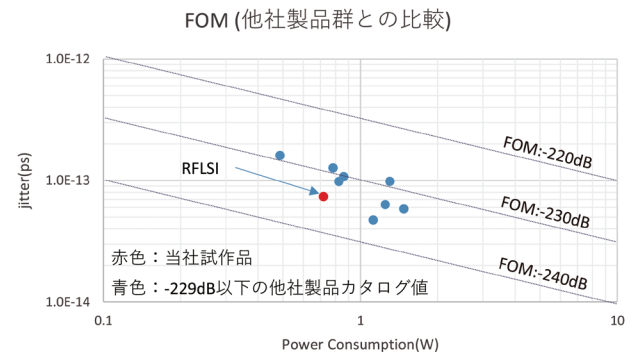


図6 FOM分布 (他社製品群との比較)

Fig.6 Third-party products group FOM distribution

2017年11月時点で、他社製品のFOM値を、公表されているカタログから調査し、図6のグラフにプロットした。当社の試作したRFLSIは他社製品群と比較した場合、消費電力1W以下の製品の中でFOMが最も優れていることを確認した。

7. あとがき

本稿では、業務用無線機のマルチバンド対応に向けた、VCOの広帯域化とPLLシンセサイザ帯域内の位相雑音の低減における成果について紹介した。

本LSI試作を通じて、低雑音なLSI回路の回路設計技術、レイアウト設計技術を確認することができた。

今後、このノウハウを基礎に、小数点分周における位相雑音の改善や、FOMの改善をめざし、業務用無線機のマルチバンド対応に貢献していく。

※特許出願: 3件

謝 辞

本開発を進めるに当たり、設計者教育を通じてご指導いただいた東京工業大学 松澤昭教授、アドバイスをいただいた中央大学 杉本泰博教授、岡山県立大学 伊藤信之教授に感謝申し上げます。

参考文献

- (1) 渡辺 修, 安食 収, 原口 哲, “業務用無線機用 RFLSIモジュールの開発,” 日本無線技報, No.61, 2011, pp.54-57.
- (2) 伊藤 信之, “シリコンLSIにおける内蔵VCOの最適設計,” MWE2003基礎講座, 03-3,.
- (3) 江川遼介, 杉本泰博, “磁界の分布を考慮してダミーフィルを最適に配置したオンチップ・スパイラルインダクタの設計手法,” 中央大学理工学研究所論文集, 第16号, 2010, pp.21-29.
- (4) Xiang Gao, Eric A. M. Klumperink, Paul F. J. Geraedts, Bram Nauta, IEEE Trans., Vol. 56 No2 (Feb. 2009), p. 117-121

用語一覧

RF部: Radio Frequency部

入出力される電磁波の周波数帯の信号処理を行う部分

ベースバンド部:

変調前もしくは復調後の信号処理を行う部分

VCO: Voltage-Controlled Oscillator 電圧制御発振器

マルチバンド:

無線機が複数の周波数帯域に対応していること

Q: Quality Factor

品質係数, コイルの場合抵抗成分に対する周波数に応じた

インダクタンスの比

PLL: Phase Locked Loop

入力信号の位相と出力信号の位相を一致させる位相同期ループ

位相雑音: Phase noise

雑音源が発振器を変調することによって生じる雑音

PLLシンセサイザ:

VCO, PLLにより希望の周波数信号を安定して出力する回路

DAC: Digital to Analog Converter デジタル-アナログ変換回路

ADC: Analog to Digital Converter アナログ-デジタル変換回路

帰還分周器:

PLLシンセサイザを構成する回路で, 出力される周波数を

分周することで基準周波数と合わせるための回路

FOM: Figure of Merit

性能指数を示す。PLLの場合, 位相雑音またはジッター成分を

消費電力で正規化した値

整数分周:

帰還分周器の分周数が整数である状態

小数点分周:

帰還分周器の分周数が整数ではなく, 整数の組み合わせで

小数値を発生する分周方式。

GPO: General Purpose Output 汎用出力端子