

実効伝送速度1 Gbpsミリ波帯ワイヤレスシステムの開発

Development of Millimeter-Wave Band Wireless System with Effective Throughput of 1 Gbps

谷 口 徹 永 安 正 俊 城 崎 俊 文
Toru Taniguchi Masatoshi Nagayasu Toshifumi Shirosaki

吉 田 秀 明 鳥 山 泰 弘 小 島 和 也
Hideaki Yoshida Yasuhiro Toriyama Kazuya Kojima

要 旨

当社は、光ケーブルネットワークとシームレスな接続を可能とする超広帯域ミリ波帯無線通信システムの実現を目指して、超高速多値QAM変復調回路をはじめとするベースバンド信号処理を統合させたSoC、高精度直交変復調SiGe-MMIC、及び広帯域周波数変換GaAs-MMICといった無線キーデバイスを開発し、これらとミリ波の特質を生かした高アイソレーション送受信別体型アンテナと組み合わせることにより、小型・超広帯域な、適応上下帯域可変制御TDD方式の38GHz帯固定無線アクセスシステムを開発した。無線クロック周波数200MHz、かつシングルキャリア64QAMにて最大実効伝送速度1Gbpsの性能を実現させた。

Abstract

In preparation for achieving the millimeter-wave broadband wireless system aimed at seamless connection with the optical fiber communication network, JRC has developed key devices such as baseband signal processing SoC with the high-speed multi-level QAM modem, SiGe I/Q quadrature modulator and demodulator MMIC, and GaAs frequency converter MMIC. JRC has also prototyped the small and broadband 38 GHz band point-to-point wireless system using TDD mode with dynamic radio resource control that adopts the configurations of dual antennas with high spatial isolation capitalizing on the characteristic of smaller antenna area in the millimeter-wave band. The performance that the maximum effective throughput of 64QAM is 1 Gbps at the radio clock frequency of 200 MHz, has been achieved.

1. まえがき

近年のIPネットワークの世界的な規模増加と、これに付随したアプリケーションサービスの多様化から、ネットワーク接続デバイスの大容量化が加速しつつある。このため、ネットワーク拡大を促進させるための無線通信デバイスについても、大容量化、高インテリジェンス化が要求されている。当面必要な伝送容量としては1Gbps程度と考えられるが、それを無線で実現するためには、無線周波数帯域の確保の困難さからミリ波帯や準ミリ波帯の利用が有望になる。

そこで、当社は超高速多値QAM変復調回路、超高速／高分解能A/D変換器・D/A変換器、誤り訂正回路、MAC回路、及び管理・制御用CPUといった無線通信システムを構成する上でコアとなる全ての回路を統合させたSoCを開発し、これをミリ波帯デバイスの特徴となる小型化されたハードウェアプラットフォームと組み合わせることにより、1Gbps級シングルキャリアTDD無線通信システムを実現、更に、実運用評価まで行い、その有効性の実証を目指すものとした。今回、無線クロック200MHz、変調方式64QAMにて最大実効伝送速度1GbpsのPoint-to-Point型固定無線アクセス（Fixed Wireless Access, 以下FWAと略す）システムの実現にまで至ったので、以下に報告する。

2. システム概要

本システムは、光ファイバケーブルなどの有線ネットワークと無線通信システムのシームレスな接続を行うことで、有線系インフラが整備されていない地域や光ファイバケーブルの敷設が困難な場所にも、迅速かつ容易に高速回線を構築可能とすることを目標とする。図1にそのシステム運用イメージを示す。

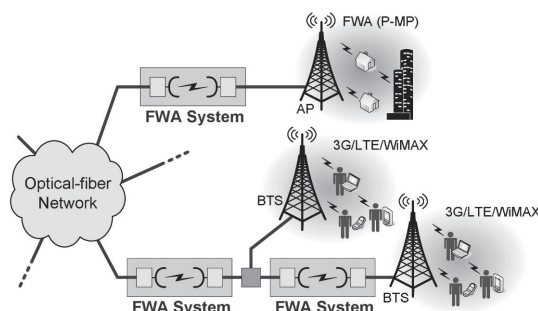


図1 システム運用イメージ

Fig.1 Example of the system configuration.

また、本システムを実証するため、実験的に採用した無線周波数帯は38GHz帯で、日本ではFWAシステム用に割り当てられた帯域である。今回、通信方式はシングルキャリアTDD方式、変調方式はQPSK、16QAM、かつ64QAMに対応し、64QAM運用時に最大実効伝送速度は1Gbpsを達成する。更に、本システムは、TDD方式と適応上下帯域可変制御を併用することで、実効的に周波数利用効率を向上する。加えて、適変調技術を用いて、降雨減衰などにより受信CNRが得られ難くなった場合でも、変調多値数を64QAMから16QAMあるいはQPSKへ適応的にシフトすることで、雨天時にも数kmまでの通信を維持する。また、ネットワーク機能については、次世代ネットワークなどで要求されているQoSによる優先制御や、ポリシング・シェーピングといった帯域制御の処理を無線通信装置本体に取り入れることで、無線ネットワークの高品質管理を実現する⁽¹⁾。本システム試作装置のブロック図を図2、試作装置外観を図3、本システムの主要諸元を表1にそれぞれ示す。

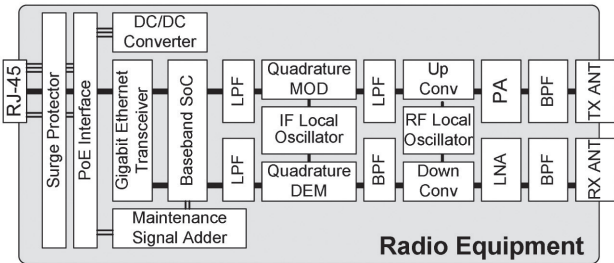


図2 試作装置ブロック図
Fig.2 Block diagram of radio equipment.

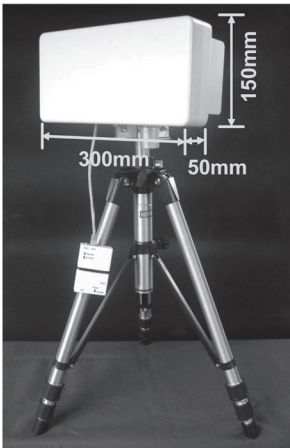


図3 試作装置外観写真
Fig.3 External view of radio equipment.

表1 システム主要諸元
Table 1 System specifications.

システム構成	Point-to-Point／FWAシステム
無線周波数	38GHz帯
通信方式	シングルキャリアTDD方式
変調方式	QPSK, 16QAM, 64QAM (適応変調機能)
送信電力	+ 24.0dBm (QPSK), + 21.4dBm (16QAM), + 20.3dBm (64QAM)
最大通信距離	1000m (64QAM)
無線クロック周波数	200MHz
占有帯域幅	260MHz以下
アンテナ	導波管スロットアレイ構造 (利得32dBi)
最大実効伝送速度※	1Gbps (適応上下帯域可変制御機能)
QoS制御	帯域制御, 優先制御
インタフェース	10/100/1000base-T (RJ-45), Tagged VLAN

(※最大伝送速度は上下帯域の合計)

3. アンテナ

今回、アンテナ構成として、図4に示すような送受信用アンテナをそれぞれ具備する2面アンテナ構成を採用する。一般に、TDDシステムでは同一無線周波数で送受信を実現するため、アンテナ端に送受信切り替えスイッチを設け、1つのアンテナを送受信で共用する構成を用いる。これをミリ波帯に適用する場合、送受信切り替えスイッチの挿入損失が大きくなり、結果として、その分システムゲインを失うか、若しくは送信電力増幅器の出力電力を増大させる必要がある。そこで、ミリ波帯ではアンテナや導波管バンドパスフィルタが小さくなることを利用して、送受信用のアンテナをそれぞれ設け、それら2面アンテナ間の空間アイソレーションを送受信切り替えスイッチの代用とする構成を採用する。これにより、送受信切り替えスイッチの挿入損失がなくなり、送信電力増幅器の動作点を緩和するとともに、受信雑音指数を改善することができる。

また、本構成では、無線周波数チャネルを有効に利用するため、同一偏波方向に2つのアンテナを並列配置する。アンテナを偏波直交させなかったため、2面アンテナ間の空間アイソレーションを確保することが難しいものとなるが、両アンテナの間に遮蔽壁を設けるなどの工夫を施し、システム設計のうえで必要な65dB以上の高空間アイソレーションを実現した。

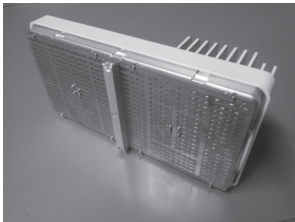


図4 高アイソレーション送受信別体型アンテナ
Fig.4 Co-polarization dual antennas with high spatial isolation.

4. 無線回路

無線回路についても、装置全体のコンセプトである小形化に向けた合理化が図られている⁽²⁾。図5に無線回路のブロック図を示す。回路面積が比較的大きくなりがちなIF帯周辺回路のうち、I/Q直交変復調回路については、SiGe Bipolarプロセスを用いたMMICとして開発を行い、可変利得機能を含みながら、同一チップ上に形成した。また、IF帯からRF帯の周波数変換回路についても、送信側局部発振器のリーク抑圧や受信側でのイメージ抑圧、送受信の利得制御に必要なステップ減衰器などを内蔵するとともに、それぞれの局部発振器の入力部に周波数通倍回路をも組み込むなど、無線システムとして必須となるRF帯回路機能をGaAs-HEMT 3次元MMIC技術により、周波数変換MMICを開発した⁽³⁾。また、本MMICの実装法としてはCSP構造を採用して、MMIC実装に伴う回路面積も抑えている。開発したI/Q直交変復調MMICと周波数変換MMICを図6と図7にそれぞれ示す。

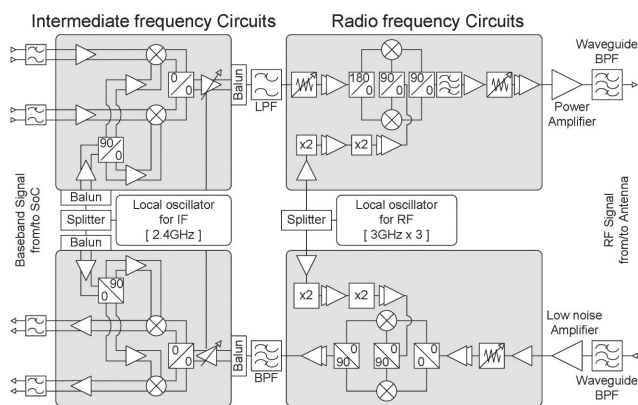


図5 無線回路ブロック図

Fig.5 Block diagram of RF circuit.

更に、これらの無線回路の高集積化を図りながらも、試作装置における雑音指数は、受信アンテナ端にある導波管バンドパスフィルタと導波管マイクロストリップライン変換器の損失を含む形で6dB以下を実現するとともに、システム全体としての通過帯域内振幅偏差は ± 1 dB、また、直交変復調特性は、ベースバンド信号における等価雑音帯域幅200MHzまでの範囲で直交誤差 ± 1 度以内、振幅偏差 ± 0.1 dB以内という高精度な性能を実現するハードウェアプラットフォームとして開発した。

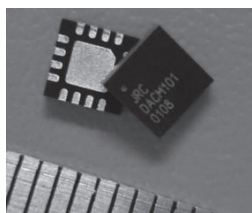


図6 I/Q直交変復調MMIC

Fig.6 I/Q quadrature modulator and demodulator MMIC.

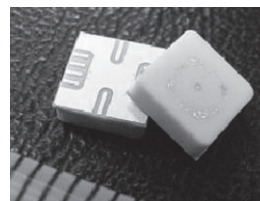


図7 周波数変換MMIC

Fig.7 Frequency converter MMIC.

5. ベースバンド信号処理SoC

今回、シングルキャリアTDD方式の超高速多値QAMバースト変復調回路を搭載するSoCを開発し、64QAMの変調方式で、上下帯域合計の実効伝送速度1Gbps超を実現した⁽⁴⁾⁽⁵⁾。図8にSoCの機能ブロック図を示す。図8に示すように、本SoCは、超高速多値QAMバースト変復調回路以外に、MAC回路や管理・制御用CPUなどのベースバンド信号処理回路を1チップ化し、装置の小形化に大きく寄与する。また、キーコンポーネントのひとつであるA/D変換器・D/A変換器についても本SoCに内蔵させ、A/D変換器であれば10ビット400Msps、D/A変換器であれば12ビット800Mspsという高速かつ高分解能な性能を実現した⁽⁶⁾。更に、その高速動作するA/D変換器とD/A変換器の高分解能性能を維持するため、SoCに内蔵するクロック生成用PLL回路の低ジッタ化を図り、64QAMにおいても良好な性能を得た⁽⁷⁾。

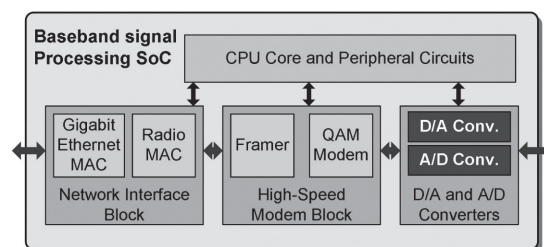


図8 SoC機能ブロック図

Fig.8 Block diagram of SoC.

図9に完成したSoCの外観と内部チップ、表2にSoCの主要諸元をそれぞれ示す。本SoCは、CMOS 90nm技術で実現し、外形が5mm×10mm、回路規模は4000万トランジスタ相当となる。

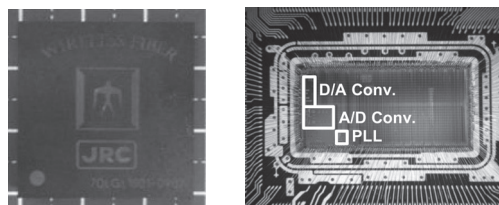


図9 SoC外観（左）と内部チップ（右）

Fig.9 SoC package view (left side) and SoC chip view (right side).

表2 SoC主要諸元
Table 2 SoC specifications.

プロセス	CMOS 90nm技術
回路規模	40,000,000トランジスタ
供給電圧	コア: 1.2V, I/O: 3.3V
消費電力	2.5W (typ.)
チップサイズ	5mm×10mm
A/D変換器	10ビット, 400Msps
D/A変換器	12ビット, 800Msps
通信方式	シングルキャリアTDD方式
変調方式	QPSK, 16QAM, 64QAM
帯域制限	Root raised cosineフィルタ (ロールオフ率 $\alpha=0.5$)
シンボル伝送速度	200Mシンボル/秒
誤り訂正方式	(255, 239) Reed-Solomon符号
MAC	IEEE 802.3, 及びIEEE 802.1Q準拠
最大実効伝送速度	1Gbps

6. システム性能

ベースバンド信号処理SoCを38GHz帯FWAシステム装置ハードウェアプラットフォームに実装し、無線伝送性能を確認した。その結果が図10に示した受信電力対ビット誤り率特性である。図10によれば、受信電力に対するビット誤り率は、QPSKと16QAMの特性についてはほぼ理論値に合致するものの、64QAMの特性については 10^{-8} ~ 10^{-9} 付近で飽和してしまう。しかしながら、ここに示すビット誤り率特性は誤り訂正前の特性であり、実際には誤り訂正が施されるため、この残留誤りビットは訂正できる。実際、ネットワークインタフェース端での観測では、誤り訂正後の無線回線品質はエラーフリーであった。また、誤り訂正を含めた無線回線で実効伝送速度を測定した結果が図11であり、対向無線装置とのネットワークインタフェース端でフレーム損失もなく、目標としていた実効伝送速度1Gbpsを安定的に得ることを確認できた。

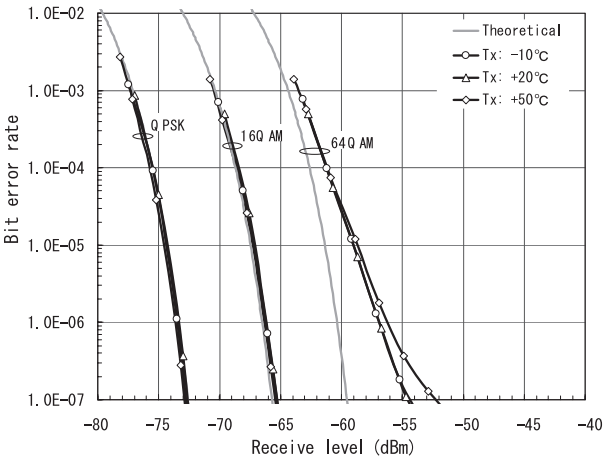


図10 ビット誤り率特性
Fig.10 Performance of bit error rate.

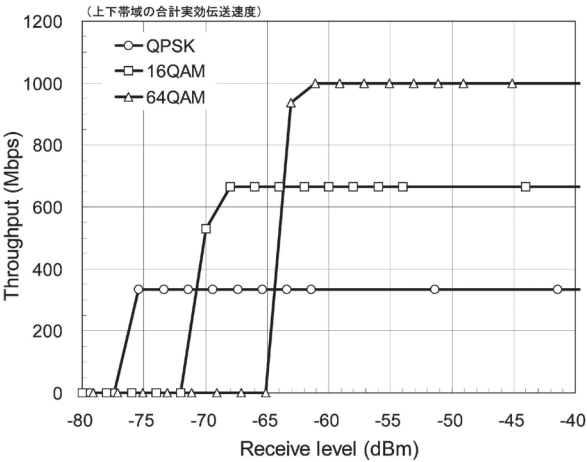


図11 実効伝送速度特性
Fig.11 Performance of effective throughput.

現在、本システムについては、東京工業大学大岡山キャンパスに、通信距離100mから最大4000m程度の全12回線をメッシュ状に構築し、フィールドでの実運用試験を開始している⁽⁸⁾。降雨時における通信距離3.7kmでの無線回線の挙動例を図12に示す。本図は時刻に対する降雨量と受信電力、及び回線品質と等価となる復調後の等価CNRと変調方式の関係を示す。降雨によって、受信電力が低下した際に変調方式を64QAMから16QAMへ下げ、また、受信電力が上昇した際には16QAMから64QAMへ上げる動作で、無線接続を維持できることが分かる。

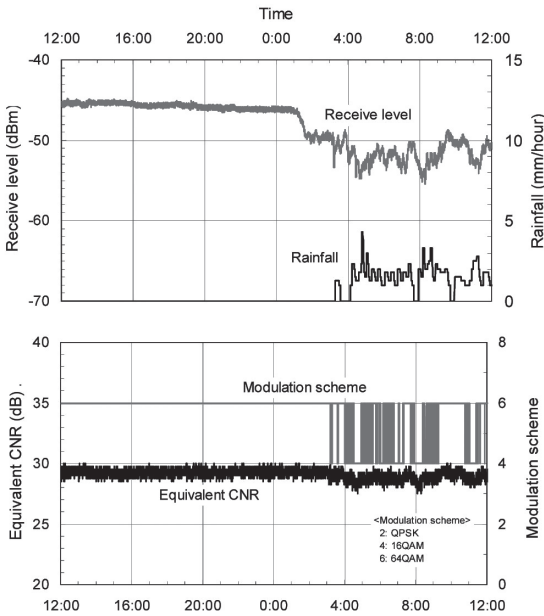


図12 降雨における無線回線挙動例
Fig.12 Example of behavior of radio link in rainfall.

あとがき

本稿では、ミリ波帯・準ミリ波帯を利用した超広帯域無線伝送システムを、小型かつ拡張しやすい廉価な装置として実現させる目的で開発し、無線クロック200MHz、変調方式64QAMで目標とする実効伝送速度1Gbpsを実現したことを報告した。また、装置の高速化・小型化を実現するため、空間アイソレーションを目的とした2面アンテナ構成の採用、無線回路の多機能・高精度ICの開発、及び超高速多値QAM変復調回路を搭載するオールインワン型SoCの開発などを実施したことを述べた。更に、試作装置にて目標の最大実効伝送速度1Gbpsが得られることを確認するとともに、対向無線装置とのネットワークインタフェース端で十分な通信品質を満たすことを述べた。

今後は、本試作装置にてフィールドでの実運用試験を継続し、その長期安定性や降雨の影響などを確認するとともに、ミリ波帯無線装置の有効性の実証、及びその実用化に向けた研究開発活動を推進する予定である。

謝辞

本研究を進めるにあたり、御指導頂いている東京工業大学 安藤真教授、東京工業大学 松澤昭教授、当社 平出賢吉顧問に感謝申し上げます。なお、本研究は、総務省の委託研究「電波資源拡大のための研究開発」の一環として実施された。

参考文献

- (1) Y. Toriyama, K. Kojima, T. Taniguchi, M. Zhang, and J. Hirokawa, "Multi-level QAM single-carrier high-efficiency broadband wireless system for millimeter-wave applications," IEEE Radio and Wireless Symposium (RWS) 2010, New Orleans, pp. 677-680, 10th to 14th Jan., 2010.
- (2) T. Taniguchi, K. Kojima, A. Matsuzawa, K. Matsunaga, Y. Hirachi, "Developments of the SoC for High-Multi-Level QAM 1 Gbps Class Wireless System and its Evaluation with RF Hardware of 38 GHz Band FWA," IEEE NORCHIP Conference 2010, Tampere, pp. 1-4, 15th to 16th Nov., 2010.
- (3) S. Nagamine, F. Ozawa, T. Shirosaki, T. Taniguchi, K. Okada, "Multifunctional frequency converter MMIC for 38GHz band 600Mbps multi-level QAM wireless system," IEEE International Symposium on Radio-Frequency Integration Technology (RFIT) 2009, Singapore, pp. 229-232, 9th to 11th Dec., 2009.
- (4) K. Kojima, Y. Toriyama, T. Taniguchi, M. Miyahara, and A. Matsuzawa, "Development of Baseband Processing SoC with Ultrahigh-Speed QAM Modem and Broadband Radio System for Demonstration Experiment Thereof," IEEE International Conference on Electronics, Circuits, and Systems (ICECS) 2009, Tunisia, pp. 687-690, 13th to 16th Dec., 2009.

- (5) H. Yoshida, T. Taniguchi, Y. Toriyama, K. Kojima, T. Shirosaki, S. Nagamine, J. Kobayashi, "Effective throughput 1 Gbps wireless system by single-carrier 64QAM for millimeter-wave applications," IEEE Radio and Wireless Symposium (RWS) 2011, Phoenix, pp. 323-326, 16th to 19th Jan., 2011.
- (6) M. Miyahara, H. Lee, D. Paik, A. Matsuzawa, "A 10b 320 MS/s 40 mW Open-Loop Interpolated Pipeline ADC," IEEE Symposium on VLSI Circuits, Kyoto, pp. 126-127, 14th to 17th Jun., 2011.
- (7) K. Kojima, Y. Toriyama, M. Nagayasu, T. Taniguchi, "IMPROVED DESIGN OF THE BB-SOC WHICH INCORPORATED THE ULTRA HIGH SPEED MULTI LEVEL QAM MODEM FOR MM-WAVE RADIO SYSTEMS, AND ITS PERFORMANCE," IEEE International Conference on Electronics, Circuits, and Systems (ICECS) 2010, Athens, pp. 515-518, 12th to 15th Dec., 2010.
- (8) 谷口徹, 鳥山泰弘, 吉田秀明, 小島和也, "実効伝送速度1Gbps級ミリ波帯ワイヤレスシステム," 電子情報通信学会技術研究報告, Vol. 111, No. 145, 無線通信システム RCS2011-98, pp. 141-146, 21th to 22th Jul., 2011.

用語一覧

CMOS : Complementary Metal Oxide Semiconductor (相補性金属酸化膜半導体)
CNR : Carrier power to Noise power Ratio (キャリア電力対雑音電力比)
CPU : Central Processing Unit (中央処理装置)
CSP : Chip Size Package (チップサイズパッケージ)
FWA : Fixed Wireless Access (固定無線アクセス)
MAC : Media Access Control (メディアアクセス制御)
MMIC : Monolithic Microwave Integrated Circuit (モノリシックマイクロ波集積回路)
PLL : Phase Locked Loop (位相同期回路)
QAM : Quadrature Amplitude Modulation (直交振幅変調)
QoS : Quality of Service (サービス品質)
QPSK : Quadrature Phase Shift Keying (4位相偏移変調)
SoC : System-On-Chip (システムオンチップ)
TDD : Time Division Duplex (時分割複信)
VLAN : Virtual Local Area Network (仮想LAN)