

バーストモード等化器の開発

Development of Burst Mode Equalizer

村田 秀史 Hidefumi Murata	津田 和俊 Kazutoshi Tsuda	柴田 孝基 Koki Shibata	永安 正俊 Masatoshi Nagayasu
井口 博之 Hiroyuki Inokuchi	廣澤 修司 Shuji Hirose	安井 慎 Makoto Yasui	

要 旨

当社では、マルチパス遅延波による周波数選択性フェージング環境下においても良好な通信品質の確保を目的としたバーストモード等化器を開発した。

マルチパス遅延波が発生するような無線通信環境では、直接波と共に遅延波が受信されると、受信信号に符号間干渉が発生し、通信品質が大きく劣化する。この符号間干渉の影響を低減するひとつの方法として適応等化器の適用がある。TDMAシステムなどバーストフレーム信号を送受信するシステムに適した適応等化器（バーストモード等化器）を検討し、現行の業務用デジタル無線システムに適用した。本稿ではバーストモード等化器を適用する際の課題とその対策について報告する。

Abstract

JRC has developed burst mode equalizer for digital wireless communication systems of business applications. The purpose of this equalizer is to secure communication quality under frequency selective fading channels caused in mountain areas or high-rise buildings areas. Adaptive equalizer combats intersymbol interference (ISI) on the received signal which degrades the performance significantly. JRC has studied the adaptive equalizer adopted for burst frame signals, called burst mode equalizer. The burst mode equalizer has been applied to conventional digital burst modem. This paper describes problems and solutions to develop the burst mode equalizer.

1. まえがき

山間部や高層ビル地帯において発生する遅延時間の長いマルチパス波による符号間干渉は、デジタル無線通信システムの通信品質を大きく劣化させる。特に業務用無線は通信の確実性を要求するため、何らかの通信品質の劣化を補償する対策⁽¹⁾が必要となる。今回、現行のデジタルバーストモードモデムへの搭載を目的とした適応等化器を開発した。

本稿の構成は次の通りである。2.ではバーストモード等化器を開発する上での課題について述べる。3.ではその課題に対する解決方法を説明する。4.ではバーストモード等化器の計算機シミュレーションおよび実機搭載時のBER (Bit Error Rate) 特性について説明する。

2. 開発上の課題

バーストモード等化器の開発上の課題について述べる。主たる課題は3つあり、それぞれについて述べる。

2.1 処理量の削減

適応等化器を搭載するデジタルバーストモードモデム

は、低コスト化のため処理量の小さいDSP (Digital Signal Processor) で機能を実現している。通常のモデム機能のみならば、この構成で十分な性能が得られるが、伝搬路変動に対応可能な適応等化器を搭載することを考えた場合、この構成では実現が困難である。

2.2 トレーニング時のタップ収束性能の向上

一般的なデジタル業務用無線通信で使用されているフレームフォーマットでは、適応等化器での伝搬路状態計算に利用する同期ワードのシンボル数が10シンボル程度と少ないため、等化に必要な伝搬路状態の計算が終わらないうちに同期ワードが終了してしまう場合がある。

2.3 周波数オフセット耐性の向上

適応等化器は、送信局と受信局間でのローカル発振器の発振周波数の誤差である周波数オフセットに対して、耐性が弱いという欠点がある。

3. 解決策

上記、3つの課題を解決するための対策を述べる。

3.1 処理量の削減

バーストモード等化器に採用するアルゴリズムについて処理量を考慮したうえでの選定について述べ、さらに処理量削減方法について説明する。

現行のバーストモードモデムへ組み込む等化器アルゴリズムとして、伝搬路変動に対しても良好な等化特性が得られる適応等化器の判定帰還型等化器 (DFE: Decision Feedback Equalizer) および最尤系列推定 (MLSE: Maximum Likelihood Sequence Estimation) 等化器について検討した。両者を比較すると等化性能はMLSEの方がDFEよりも良い⁽³⁾⁽⁴⁾。しかし考慮する遅延波の遅延時間長が長い場合、MLSEの演算量は指数的に増大する。さらに変調多値数が多い場合も、MLSEの演算量が増大してしまう。これに対しDFEの演算量増加はMLSEよりもはるかに少なく済み、MLSEと比較して演算量が少ないDFEは限られたハード資源の下での実装に向いているため、当社では、バーストモード等化器のアルゴリズムにDFEを採用した。

DFEはFIRフィルタで構成されるが、そのタップ数は処理量に影響を与える。最適なタップ数は等化可能な遅延波の遅延時間に対応しているため、考慮される最大遅延時間に対応可能な最小タップ数でDFEを構成した。

3.2 トレーニング時のタップ収束性能の向上

DFEのトレーニング過程について述べ、その後課題であるタップ収束性能の改善方法について説明する。

バースト構成を図1に示す。等化器内部のフィルタ係数を決定するための参照信号に同期ワードを用いる。しかしスループットの低下を抑えるため、一般的に同期ワードのシンボル数は少ない。したがって同期ワードのシンボル数が少なくても、十分良好なフィルタ係数を求めるためのアルゴリズムを考案した。



図1 バースト構成例
Fig.1 Example of Burst Structure.

DFEの処理は、トレーニング過程とトラッキング過程の2つに分かれる。トレーニング過程は、同期ワードを用いて、伝搬路の状態に応じて、FIRフィルタのタップ係数を決める過程である。トレーニング過程のDFEの構成を図2に示す。トレーニング過程のDFEは、等化フィルタ部・タップ係数更新部・誤差計算部で構成される。図中にある T_s はシンボル周期、 N_F は受信信号を合成するタップ数、 N_B は判定出力信号を合成するタップ数を示す。

等化フィルタ部のうち $w_{N_F+1}(t)$ から $w_0(t)$ で構成されるタップは、センタータップの $w_0(t)$ から見て現在あるいは未来のデータを合成するタップでフィードフォワード (FF: Feedforward) タップと呼ばれる。一方 $w_1(t)$ から $w_{N_B}(t)$ で構成されるタップは、センタータップから見て過去のデータを合成するタップでフィードバック (FB: Feedback) タップと呼ばれる。

一般に、FBタップには参照信号として同期ワードが入力されるのでタップ間隔は T_s に設定されるが、トレーニング過程でタップ係数の更新回数を多くし、少ないシンボル数の同期ワードでタップ係数の収束を早くするためにタップ係数更新間隔を $T_s/2$ に設定した。このとき参照信号には同期ワードを入力とした帯域制限フィルタ出力値を用いた。

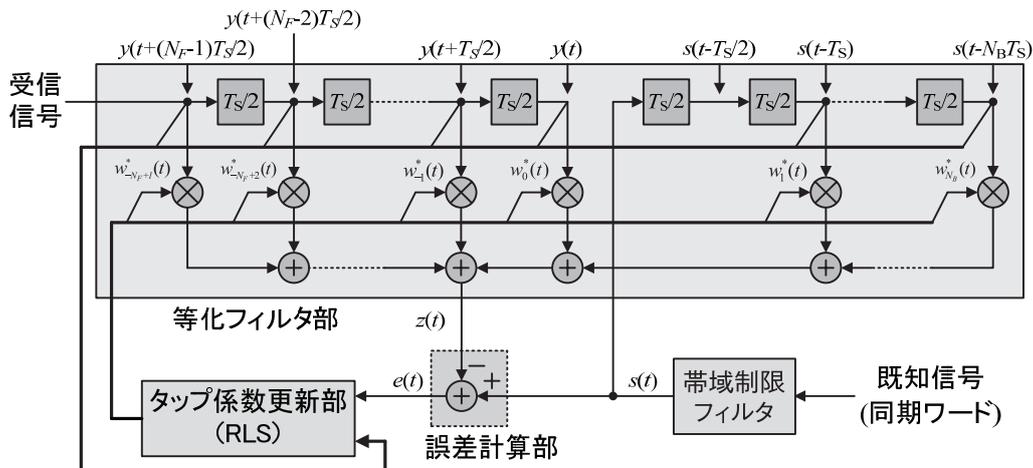


図2 DFEの構成 (トレーニング過程)
Fig.2 Structure of DFE (Training Process).

また適応アルゴリズムには、最小平均2乗法（LMS: Least Mean Square）アルゴリズムよりも収束速度が速い再帰型最小2乗法（RLS: Recursive Least-Squares）アルゴリズムを採用した⁽²⁾。

3.3 周波数オフセット耐性の向上

DFEのトラッキング過程について述べ、トラッキング過程における周波数オフセット耐性の改善方法について説明する。

トラッキング過程のDFEの構成を図3に示す。トラッキング過程のDFEは、等化フィルタ部・データ判定部・タップ係数更新部・誤差計算部・周波数オフセット推定部・周波数オフセット補正部で構成される。

ここではトレーニング過程で得られたタップ係数値を初期値とし、後方等化、前方等化の順にデータ系列の等化を行う。

トラッキング過程の動作を説明する。等化フィルタ部のFFタップ間隔は、タイミング位相のずれを補償するため $T_s/2$ に設定される。データ判定部では、等化出力信号 $z(t)$ から硬判定出力 $\bar{d}(t)$ と軟判定出力信号 $\bar{s}(t)$ を出力する。誤差計算部では、等化出力信号 $z(t)$ と軟判定出力信号 $\bar{s}(t)$ との差から誤差信号 $e(t)$ を出力する。タップ係数更新部では、タップ入力信号および誤差信号 $e(t)$ を用いタップ係数を更新する。トラッキング過程では処理量削減のためLMSアルゴリズムを使用した。

周波数オフセット耐性を強化するため、周波数オフセット推定部周波数オフセット補正部をDFEに組み込んだ。周波数オフセット推定部は、等化出力信号から位相誤差を抽出し周波数オフセットを推定する。周波数オフセット補正部では、サンプル毎に受信信号に周波数オフセット推定値を複素乗算することで周波数オフセットを補正する。なお周波数オフセット推定部および周波数オフセット補正部をAFC（Auto Frequency Control）と呼ぶ。

4. バーストモード等化器の特性

開発したバーストモード等化器の特性を説明する。

まず周波数オフセットが無い場合の計算機シミュレーションによるBER特性を測定した。シミュレーション条件を表1に、BER特性を図4に示す。Eb/Noが20dB以上でBERが3%以下を目標性能とした。等化器を動作させない場合のBERは約30%であるが、等化器を動作させた場合のBERは約0.4%となり大幅に改善される。

次に開発した等化器を当社の現行バーストモードモデムの実機に搭載し、BER特性を測定した（図4）。計算機シミュレーションと同程度の特性が得られている。

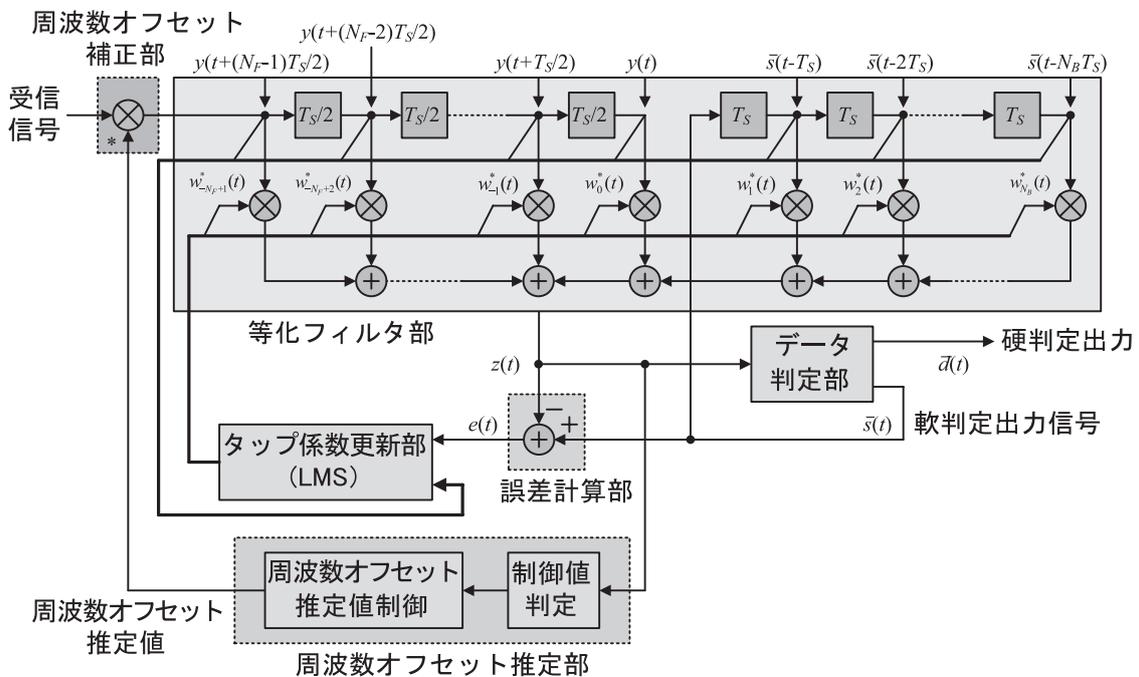


図3 DFEの構成（トラッキング過程）
Fig.3 Structure of DFE (Tracking Process).

表1 シミュレーション条件
Table1 Simulation Conditions.

モデル	2波レイリーフェージング
変調方式	$\pi/4$ シフトDQPSK
E_b/N_0	0 - 40dB
D/U	0dB
正規化最大ドップラー周波数	0.09%
遅延時間	1シンボル時間

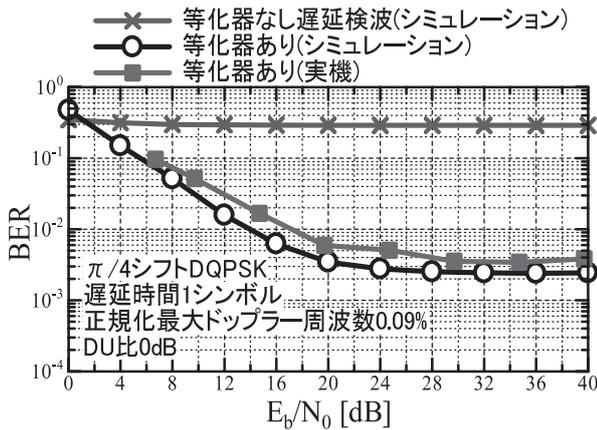


図4 2波レイリー時のBER特性
Fig.4 E_b/N_0 vs. BER under Rayleigh Fading

周波数オフセットを与えた場合の計算機シミュレーションによるBER特性を図5に示す。AFCを動作させた場合と動作させない場合とを比較している。バーストモード等化器に組み込んだAFCを動作させることにより、BERが3%以下を満たす範囲が大幅に拡大していることがわかる。

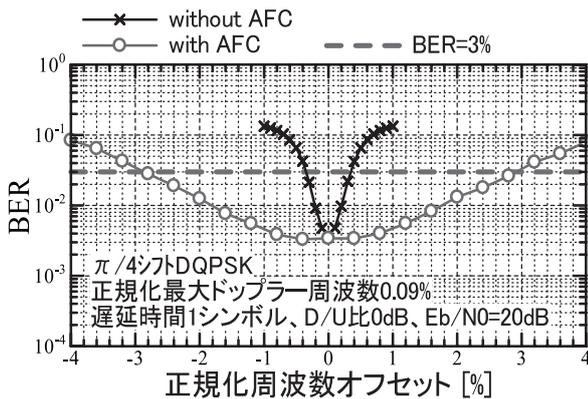


図5 2波レイリー時のBER特性
Fig.5 normalized frequency offset vs. BER

5. あとがき

本稿では業務用デジタル無線システム用のバーストモード等化器において、その実現にあたっての課題およびその解決策について述べた。

今後、業務用無線機器のデジタル化が進むと、山間部や高層ビル群などでの使用頻度が増加し、その結果通信品質劣化の可能性が高まり、劣化を補償する等化器などの装置が必須となるであろう。

今後は、さらなる補償性能の向上を目指し、等化技術、アダプティブアレーアンテナ技術、ダイバーシチ技術の融合を図り研究を進めたい。

謝辞 バーストモード等化器の開発にあたりご指導ならびにご助言をいただいた方々に感謝いたします。

関連特許出願 6件出願済み

参考文献

- (1) Jhon G. Proakis, Masound Salehi, "DIGITAL COMMUNICATIONS", 5th ed., McGraw-Hill (2008)
- (2) S. Haykin, "ADAPTIVE FILTER THEORY", 4th ed., PRENTICE-HALL (2002)
- (3) 堀越淳監修, "デジタル移動通信のための波形等化技術", トリケップス (1996)
- (4) 三瓶政一, "デジタルワイヤレス伝送技術", Pearson Education, Japan (2002)

用語一覧

- AFC: Auto Frequency Control (自動周波数制御)
- BER: Bit Error Rate (ビット誤り率)
- DFE: Decision Feedback Equalizer (判定帰還型等化器)
- DSP: Digital Signal Processor (デジタル信号処理向けの集積回路)
- FB: Feedback (フィードバック)
- FF: Feedforward (フィードフォワード)
- ISI: Intersymbol Interference (符号間干渉)
- LMS: Least Mean Square (最小平均2乗)
- MLSE: Maximum Likelihood Sequence Estimation (最尤系列推定)
- RLS: Recursive Least-Squares (再帰形最小2乗)
- TDMA: Time Division Multiple Access (時分割多重アクセス)